

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-314079  
 (43)Date of publication of application : 09.11.2001

---

(51)Int.CI. H02M 3/28

---

(21)Application number : 2000-134281 (71)Applicant : SONY CORP  
 (22)Date of filing : 28.04.2000 (72)Inventor : YASUMURA MASAYUKI

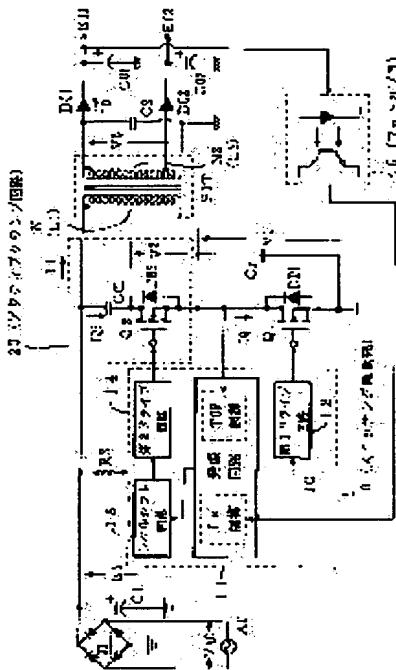
---

## (54) SWITCHING POWER SUPPLY CIRCUIT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve power conversion efficiency of a switching power supply circuit and to reduce the dimensions and weight of the circuit.

**SOLUTION:** In a composite resonance switching converter comprising a voltage resonance converter provided on its primary side and a parallel resonance circuit or a series resonance circuit provided on its secondary side, an active clamp circuit is provided on its primary side in order to clamp a parallel resonance voltage pulse generated between terminals of a primary side parallel resonance capacitor to suppress the level of the pulse. With this constitution, components with low dielectric strengths can be employed as respective components such as switching devices, the primary side parallel resonance capacitor, etc., which are provided in a power supply circuit.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO,

(19) 日本国特許庁(JP)

# (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2001-314079

(P 2001-314079 A)

(43) 公開日 平成13年11月9日(2001.11.9)

(51) Int. C.I.<sup>7</sup>

H 02 M 3/28

識別記号

F I

H 02 M 3/28

テ-マコ-ト<sup>\*</sup> (参考)

Q 5H730

R

V

審査請求 未請求 請求項の数 1

O L

(全 20 頁)

(21) 出願番号

特願2000-134281(P2000-134281)

(22) 出願日

平成12年4月28日(2000.4.28)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 安村 昌之

東京都品川区北品川6丁目7番35号 ソニー

株式会社内

(74) 代理人 100086841

弁理士 脇 篤夫

F ターム(参考) 5H730 AA15 AA18 AA20 AS01 BB23

BB76 BB77 CC01 DD04 DD12

DD13 DD21 EE07 EE59 EE73

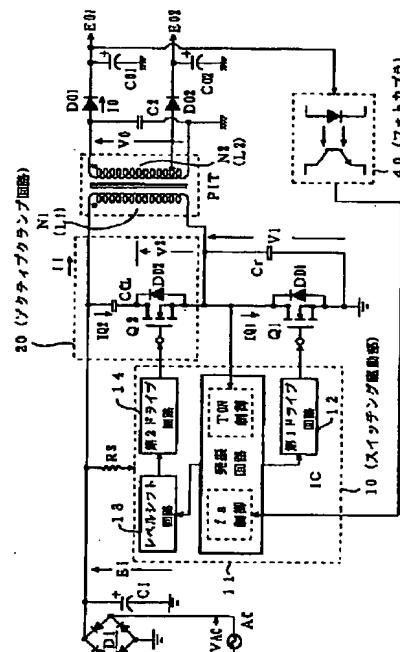
FD01 FF19 XX04 XX12

(54) 【発明の名称】スイッチング電源回路

(57) 【要約】

【課題】 電力変換効率の向上、及び回路の小型軽量化

【解決手段】 一次側に電圧共振形コンバータを備え、  
二次側には並列共振回路又は直列共振回路を備える複合  
共振形スイッチングコンバータの構成に対して、その一  
次側にアクティブクランプ回路を設けることで一次側並  
列共振コンデンサの両端に生じる並列共振電圧パルスを  
クランプし、そのレベルを抑制する。これによって、電  
源回路に備えられるスイッチング素子、及び一次側並列  
共振コンデンサ等の各素子の耐圧について低耐圧品を選  
定することができる。



## 【特許請求の範囲】

【請求項1】 入力された直流入力電圧を断続して出力するためのメインスイッチング素子を備えて形成されるスイッチング手段と、

上記スイッチング手段の動作を電圧共振形とする一次側並列共振回路が形成されるようにして備えられる一次側並列共振コンデンサと、

一次側と二次側について疎結合とされる所要の結合係数が得られるようにギャップが形成され、一次側に得られる上記スイッチング手段の出力を二次側に伝送する絶縁コンバータトランスと、

上記絶縁コンバータトランスの二次巻線に対して二次側共振コンデンサを接続することで形成される二次側共振回路と、

上記絶縁コンバータトランスの二次巻線に得られる交番電圧を入力して整流動作を行うことで二次側直流出力電圧を得るように構成される直流出力電圧生成手段と、上記二次側直流出力電圧のレベルに応じて、上記メインスイッチング素子のスイッチング周波数を可変制御すると共に、1スイッチング周期内におけるオフ期間を一定としてオン期間を可変制御するようにして、上記メインスイッチング素子をスイッチング駆動することで、定電圧制御を行うようにされるスイッチング駆動手段と、上記メインスイッチング素子のオン／オフ期間に応じて可変される所定のオン／オフ期間を有するようにしてスイッチングを行う補助スイッチング素子を備えることで、上記一次側並列共振コンデンサの両端に発生する一次側並列共振電圧をクランプするように設けられるアクティブランプ手段と、

を備えて構成されることを特徴とするスイッチング電源回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、各種電子機器に電源として備えられるスイッチング電源回路に関するものである。

## 【0002】

【従来の技術】 スイッチング電源回路として、例えばフライバックコンバータやフォワードコンバータなどの形式のスイッチングコンバータを採用したものが広く知られている。これらのスイッチングコンバータはスイッチング動作波形が矩形波状であることから、スイッチングノイズの抑制には限界がある。また、その動作特性上、電力変換効率の向上にも限界があることがわかっている。そこで、先に本出願人により、各種共振形コンバータによるスイッチング電源回路が各種提案されている。共振形コンバータは容易に高電力変換効率が得られると共に、スイッチング動作波形が正弦波状となることで低ノイズが実現される。また、比較的少數の部品点数により構成することができるというメリットも有している。

【0003】 図9の回路図は、先に本出願人が提案した発明に基づいて構成することのできる、先行技術としてのスイッチング電源回路の一例を示している。この図に示す電源回路においては、先ず、商用交流電源（交流入力電圧VAC）を入力して直流入力電圧を得るための整流平滑回路として、ブリッジ整流回路Di及び平滑コンデンサCiからなる全波整流回路が備えられ、交流入力電圧VACの1倍のレベルに対応する整流平滑電圧Eiを生成するようされる。

【0004】 上記整流平滑電圧Ei（直流入力電圧）を入力して断続するスイッチングコンバータとしては、1石のスイッチング素子Q1を備えて、いわゆるシングルエンド方式によるスイッチング動作を行う電圧共振形コンバータが備えられる。ここで電圧共振形コンバータは他励式の構成を採っており、スイッチング素子Q1には例えばMOS-FETが使用される。スイッチング素子Q1のドレインは、絶縁コンバータトランスピラトの一次巻線N1を介して平滑コンデンサCiの正極と接続され、ソースは一次側アースに接続される。

【0005】 また、スイッチング素子Q1のドレイン－ソース間に對しては、並列共振コンデンサCrが並列に接続される。この並列共振コンデンサCrのキャパシタンスと、絶縁コンバータトランスピラトの一次巻線N1に得られるリーケージインダクタンスとによって一次側並列共振回路を形成するものとされている。そして、スイッチング素子Q1のスイッチング動作に応じて、この並列共振回路による共振動作が得られるようになることで、スイッチング素子Q1のスイッチング動作としては電圧共振形となる。

【0006】 また、スイッチング素子Q1のドレイン－ソース間に對しては、いわゆるボディダイオードによるクランプダイオードDDが並列に接続されていることで、スイッチング素子がオフとなる期間に流れるクランプ電流の経路を形成する。さらにこの場合は、スイッチング素子Q1のドレインが、次に説明するスイッチング駆動部10B内の発振回路41に対して接続されている。この発振回路41に対して入力されるドレンの出力は、後述するようにしてスイッチング周波数制御時ににおける1スイッチング周期内のオン期間を可変制御するために利用される。

【0007】 上記スイッチング素子Q1は、発振回路41及びドライブ回路42を統合的に備えるスイッチング駆動部10Bによってスイッチング駆動されると共に、定電圧制御のためにスイッチング周波数が可変制御される。なお、この場合のスイッチング駆動部10Bは、例えば1つの集積回路（IC）として備えられる。また、このスイッチング駆動部10Bは、起動抵抗Rsを介して整流平滑電圧Eiのラインと接続されており、例えば電源起動時において、上記起動抵抗Rsを介して電源電圧が印加されることで起動するようになっている。

50

【0008】スイッチング駆動部10B内の発振回路41では、発振動作を行って発振信号を生成して出力する。そして、ドライブ回路42においてはこの発振信号をドライブ電圧に変換してスイッチング素子Q1のゲートに対して出力する。これにより、スイッチング素子Q1は、発振回路41にて生成される発振信号に基づいたスイッチング動作を行うようにされる。従って、スイッチング素子Q1のスイッチング周波数、及び1スイッチング周期内のオン／オフ期間のデューティは、発振回路41にて生成される発振信号に依存して決定される。

【0009】ここで、上記発振回路41では、後述するようにしてフォトカプラ2を介して入力される二次側直流出力電圧E0のレベルに基づいて発振信号周波数（スイッチング周波数f<sub>s</sub>）を可変する動作を行うようにされている。また、このスイッチング周波数f<sub>s</sub>を可変すると同時に、スイッチング素子Q1がオフとなる期間T0FFは一定とした上で、スイッチング素子Q1がオンとなる期間TON（導通角）が可変されるように、発振信号波形の制御を行うようにされている。この期間TON（導通角）の可変制御は、並列共振コンデンサC<sub>r</sub>の両端に得られる並列共振電圧V1のピーク値に基づいて行うようにされる。このような発振回路41の動作により、後述するようにして二次側直流出力電圧E0についての安定化が図られる。

【0010】絶縁コンバータトランスPITは、スイッチング素子Q1のスイッチング出力を二次側に伝送する絶縁コンバータトランスPITは、図11に示すように、例えばフェライト材によるE型コアCR1、CR2を互いの磁脚が対向するように組み合わせたEE型コアが備えられ、このEE型コアの中央磁脚に対して、分割ボビンBを利用して一次巻線N1と、二次巻線N2をそれぞれ分割した状態で巻装している。そして、中央磁脚に対しては図のようにギャップGを形成するようになっている。これによって、所要の結合係数による疎結合が得られるようにしている。ギャップGは、E型コアCR1、CR2の中央磁脚を、2本の外磁脚よりも短くすることで形成することが出来る。また、結合係数kとしては、例えばk=0.85という疎結合の状態を得るようにしており、その分、飽和状態が得られにくいようにしている。

【0011】上記絶縁コンバータトランスPITの一次巻線N1の巻終わり端部は、図9に示すようにスイッチング素子Q1のドレインと接続され、巻始め端部は平滑コンデンサC<sub>i</sub>の正極（整流平滑電圧E<sub>i</sub>）と接続されている。従って、一次巻線N1に対しては、スイッチング素子Q1のスイッチング出力が供給されることで、スイッチング周波数に対応する周期の交番電圧が発生する。

【0012】絶縁コンバータトランスPITの二次側では、一次巻線N1により誘起された交番電圧が二次巻線

N2に発生する。この場合、二次巻線N2に対しては、二次側並列共振コンデンサC2が並列に接続されることで、二次巻線N2のリーケージインダクタンスL2と二次側並列共振コンデンサC2のキャパシタンスとによって並列共振回路が形成される。この並列共振回路により、二次巻線N2に誘起される交番電圧は共振電圧となる。つまり二次側において電圧共振動作が得られる。

【0013】即ち、この電源回路では、一次側にはスイッチング動作を電圧共振形とするための並列共振回路が備えられ、二次側には電圧共振動作を得るための並列共振回路が備えられる。なお、本明細書では、このように一次側及び二次側に対して共振回路が備えられて動作する構成のスイッチングコンバータについては、「複合共振形スイッチングコンバータ」ともいうことにする。

【0014】上記のようにして形成される電源回路の二次側に対しては、ブリッジ整流回路DBR及び平滑コンデンサC0から成る整流平滑回路を備えることで二次側直流出力電圧E0を得るようしている。つまり、この構成では二次側においてブリッジ整流回路DBRによって全波整流動作を得ている。この場合、ブリッジ整流回路DBRは二次側並列共振回路から供給される共振電圧を入力することで、二次巻線N2に誘起される交番電圧とほぼ等倍レベルに対応する二次側直流出力電圧E0を生成する。また、二次側直流出力電圧E0は、フォトカプラ40を介することで一次側と二次側を直流的に絶縁した状態で、一次側のスイッチング駆動部10B内の発振回路41に対して入力されるようになっている。

【0015】ところで、絶縁コンバータトランスPITの二次側の動作としては、一次巻線N1、二次巻線N2の極性（巻方向）と整流ダイオードD0（D01, D02）の接続関係と、二次巻線N2に励起される交番電圧の極性変化によって、一次巻線N1のインダクタンスL1と二次巻線N2のインダクタンスL2との相互インダクタンスMについて、+Mとなる場合と-Mとなる場合がある。例えば、図12(a)に示す回路と等価となる場合に相互インダクタンスは+Mとなり、図12(b)に示す回路と等価となる場合に相互インダクタンスは-Mとなる。これを、図9に示す二次側の動作に対応させてみると、二次巻線N2に得られる交番電圧が正極性のときにはブリッジ整流回路DBRに整流電流が流れる動作は+Mの動作モード（フォワード動作）と見ることができ、また逆に二次巻線N2に得られる交番電圧が負極性のときにブリッジ整流ダイオードDBRに整流電流が流れる動作は-Mの動作モード（フライバック動作）であると見ることができる。二次巻線N2に得られる交番電圧が正/負となるごとに、相互インダクタンスが+M/-Mのモードで動作することになる。

【0016】このような構成では、一次側並列共振回路と二次側並列共振回路の作用によって増加された電力が負荷側に供給され、それだけ負荷側に供給される電力も

増加して、最大負荷電力の増加率も向上する。これは、先に図11にて説明したように、絶縁コンバータトランスPITに対してギャップGを形成して所要の結合係数による疎結合としたことによって、更に飽和状態となりにくい状態を得たことで実現されるものである。例えば、絶縁コンバータトランスPITに対してギャップGが設けられない場合には、フライバック動作時において絶縁コンバータトランスPITが飽和状態となって動作が異常となる可能性が高く、上述した全波整流動作が適正に行われるのを望むのは難しい。

【0017】また、この図9に示す回路における安定化動作は次のようになる。一次側のスイッチング駆動部10B内の発振回路41に対しては、前述したように、フォトカプラ40を介して二次側直流出力電圧E0が入力される。そして、発振回路41においては、この入力された二次側直流出力電圧E0のレベル変化に応じて、発振信号の周波数を可変して出力するようにされる。これは即ち、スイッチング素子Q1のスイッチング周波数を可変する動作となるが、これにより、一次側電圧共振形コンバータと絶縁コンバータトランスPITとの共振インピーダンスが変化し、絶縁コンバータトランスPITの二次側に伝送されるエネルギーも変化することになる。この結果、二次側直流出力電圧E0としては、所要のレベルで一定となるように制御されることになる。即ち、電源の安定化が図られる。

【0018】また、この図9に示す電源回路においては、発振回路41においてスイッチング周波数を可変するのにあたり、先にも述べたように、スイッチング素子Q1がオフとなる期間T<sub>OFF</sub>は一定とされたうえで、オンとなる期間T<sub>ON</sub>を可変制御するようにされる。つまり、この電源回路では、定電圧制御動作として、スイッチング周波数を可変制御するように動作することで、スイッチング出力に対する共振インピーダンス制御を行い、これと同時に、スイッチング周期におけるスイッチング素子の導通角制御(PWM制御)も行うようにされているものである。そして、この複合的な制御動作を1組の制御回路系によって実現している。なお、本明細書では、このような複合的な制御を「複合制御方式」ともいう。

【0019】また、図10に、本出願人が提案した内容に基づいて構成される電源回路としての他の例を示す。なお、この図において図9と同一部分には同一符号をして説明を省略する。図10に示す電源回路の一次側には、1石のスイッチング素子Q1によりシングルエンド動作を行う電圧共振形コンバータ回路として、自励式の構成が示される。この場合、スイッチング素子Q1には、高耐圧のバイポーラトランジスタ(BJT; 接合型トランジスタ)が採用されている。

【0020】スイッチング素子Q1のベースは、ベース電流制限抵抗RB一起動抵抗RSを介して平滑コンデンサCi(整流平滑電圧Ei)の正極側に接続されて、起動

時のベース電流を整流平滑ラインから得るようにしている。また、スイッチング素子Q1のベースと一次側アース間に、駆動巻線NB、共振コンデンサCB、ベース電流制限抵抗RBの直列接続回路よりなる自励発振駆動用の直列共振回路が接続される。また、スイッチング素子Q1のベースと平滑コンデンサCiの負極(1次側アース)間に挿入されるクランプダイオードDDにより、スイッチング素子Q1のオフ時に流れるクランプ電流の経路を形成するようにされており、また、スイッチング素子Q1のコレクタは、絶縁コンバータトランスPITの一次巻線N1の一端と接続され、エミッタは接地される。

【0021】また、上記スイッチング素子Q1のコレクターエミッタ間にに対しては、並列共振コンデンサCrが並列に接続されている。そしてこの場合にも、並列共振コンデンサCr自身のキャパシタンスと、絶縁コンバータトランスPITの一次巻線N1側のリーケージインダクタンスL1により電圧共振形コンバータの一次側並列共振回路を形成する。

【0022】この図に示す直交形制御トランスPRTは、共振電流検出巻線ND、駆動巻線NB、及び制御巻線NCが巻装された可飽和リアクトルである。この直交形制御トランスPRTは、スイッチング素子Q1を駆動すると共に、定電圧制御のために設けられる。この直交形制御トランスPRTの構造としては、図示は省略するが、4本の磁脚を有する2つのダブルコの字形コアの互いの磁脚の端部を接合するようにして立体型コアを形成する。そして、この立体型コアの所定の2本の磁脚に対して、同じ巻回方向に共振電流検出巻線ND、駆動巻線NBを巻装し、更に制御巻線NCを、上記共振電流検出巻線ND及び駆動巻線NBに対して直交する方向に巻装して構成される。

【0023】この場合、直交形制御トランスPRTの共振電流検出巻線NDは、平滑コンデンサCiの正極と絶縁コンバータトランスPITの一次巻線N1との間に直列に挿入されることで、スイッチング素子Q1のスイッチング出力は、一次巻線N1を介して共振電流検出巻線NDに伝達される。直交形制御トランスPRTにおいては、共振電流検出巻線NDに得られたスイッチング出力がトランス結合を介して駆動巻線NBに誘起されことで、駆動巻線NBにはドライブ電圧としての交番電圧が発生する。このドライブ電圧は、自励発振駆動回路を形成する直列共振回路(NB, CB)からベース電流制限抵抗RBを介して、ドライブ電流としてスイッチング素子Q1のベースに出力される。これにより、スイッチング素子Q1は、直列共振回路の共振周波数により決定されるスイッチング周波数でスイッチング動作を行うことになる。そして、そのコレクタに得られるとされるスイッチング出力を絶縁コンバータトランスPITの一次巻線N1に伝達するようにされている。

【0024】また、この図10に示す回路に備えられる絶縁コンバータトランジスタP I Tとしても、先に図11により説明したのと同様の構造を有するものとされていることで、一次側と二次側は疎結合の状態が得られるようになります。

【0025】そして図10に示す回路の絶縁コンバータトランジスタP I Tの二次側においても、二次巻線N2に対して二次側並列共振コンデンサC2が並列に接続されることで、二次側並列共振回路が形成されており、従って、この電源回路としても複合共振形スイッチングコンバータとしての構成を得ている。

【0026】また、この電源回路の二次側では、二次巻線N2に対して1本のダイオードD0と平滑コンデンサC0から成る半波整流回路が備えられていることで、フォワード動作のみの半波整流動作によって二次側直流出力電圧E0を得るようにされている。この場合、二次側直流出力電圧E0は制御回路1に対しても分岐して入力され、制御回路1においては、直流出力電圧E0を検出電圧として利用するようにしている。

【0027】制御回路1では、二次側の直流出力電圧レベルE0の変化に応じて、制御巻線NCに流す制御電流（直流電流）レベルを可変することで、直交形制御トランジスタP R Tに巻装された駆動巻線NBのインダクタンスLBを可変制御する。これにより、駆動巻線NBのインダクタンスLBを含んで形成されるスイッチング素子Q1のための自励発振駆動回路内の直列共振回路の共振条件が変化する。これは、スイッチング素子Q1のスイッチング周波数を可変する動作となり、この動作によって二次側の直流出力電圧を安定化する。また、このような直交形制御トランジスタP R Tを備えた定電圧制御の構成にあっても、一次側のスイッチングコンバータが電圧共振形とされていることで、スイッチング周波数の可変制御とともにスイッチング周期におけるスイッチング素子の導通角制御（P W M制御）も行う、複合制御方式としての動作が行われる。

【0028】図13は、上記図10に示した電源回路の動作を示す波形図である。図13（a）（b）（c）は、それぞれ交流入力電圧VAC=100Vで、最大負荷電力P<sub>o max</sub>=200W時の動作を示し、図13（d）（e）（f）は、それぞれ交流入力電圧VAC=100Vで、最小負荷電力P<sub>o min</sub>=0Wとされる無負荷時の動作を示している。

【0029】一次側においてスイッチング素子Q1がスイッチング動作を行うと、スイッチング素子Q1がオフとなる期間T OFFにおいては、一次側並列共振回路の共振動作が得られる。これによって、並列共振コンデンサC<sub>r</sub>の両端に得られる並列共振電圧V1としては、図13（a）（d）に示すようにして、期間T OFFにおいて正弦波状の共振パルスが現れる波形となる。ここで、複合共振形として二次側共振回路が並列共振回路である場

合には、図示するように、スイッチング素子Q1がオフとなる期間T OFFは一定で、オンとなる期間T ONが可変される。

【0030】また、上記したタイミングによって一次側で電圧共振形コンバータがスイッチングを行うことで、二次側においては、整流ダイオードD0が二次巻線N2に励起された交番電圧をスイッチングして整流する動作が得られる。このとき、図13（b）（e）に示すようにして、二次巻線N2の両端電圧V<sub>o</sub>としては、整流ダイオードD0がオンとなる期間D ONにおいては、二次側直流出力電圧E0のレベルによりクランプされ、オフとなる期間D OFFにおいては、二次側並列共振回路の共振作用によって、負極性の方向に正弦波状となるパルス波形が得られる。そして、整流ダイオードD0を介して平滑コンデンサC0に充電される二次側直流出電流I<sub>0</sub>としては、図13（c）（f）に示すようにして、期間D ON開始時において急峻に立ち上がり徐々にレベルが低下していく、略鋸歯状波となる波形が得られる。

【0031】ここで、図13（a）と図13（d）を比較して分かるように、負荷電力P<sub>o</sub>が小さくなるのに従ってスイッチング周波数f<sub>s</sub>は高くなるように制御されており、また、期間T OFFを一定として、スイッチング素子Q1がオンとなる期間T ONについて可変を行うことでスイッチング周波数f<sub>s</sub>（スイッチング周期）を可変するようにされている。即ち、前述した複合制御方式としての動作が示されているものである。

【0032】また、図10に示される電圧共振形コンバータの構成では、上記並列共振電圧V1のレベルは負荷電力変動に対応して変化し、例えば、最大負荷電力P<sub>o max</sub>=200W時には550V<sub>p</sub>となり、最小負荷電力P<sub>o min</sub>=0W時には、300V<sub>p</sub>となる。即ち、負荷電力が重くなるのに従って、並列共振電圧V1は上昇する傾向を有する。同様に、期間D OFFにおいて得られる二次巻線N2の両端電圧V<sub>o</sub>のピークレベルも負荷電力が重くなるのに従って高くなる傾向を有しており、この場合には、最大負荷電力P<sub>o max</sub>=200W時には450V<sub>p</sub>となり、最小負荷電力P<sub>o min</sub>=0W時には、220V<sub>p</sub>となっている。なお、上記図13の波形図により説明した動作は、図9に示した回路においてもほぼ同様となるものである。

【0033】続いて、図9及び図10に示した電源回路の特性として、最大負荷電力P<sub>o max</sub>=200Wにおける、交流入力電圧VACに対するスイッチング周波数f<sub>s</sub>、スイッチング周期内の期間T OFFと期間T ON、及び並列共振電圧V1の変動特性を、図14に示す。

【0034】図14に示されるように、先ず、スイッチング周波数f<sub>s</sub>としては、交流入力電圧VAC=90V～140Vの変動範囲に対してf<sub>s</sub>=110KHz～140KHz程度の範囲で変化することが示されている。これは即ち、直流入力電圧変動に応じて二次側直流出力電

圧E0の変動を安定化する動作が行われることを示している。交流入力電圧VACの変動に対しては、この交流入力電圧VACのレベルが高くなるのに応じてスイッチング周波数を上昇させるように制御を行うようにされている。

【0035】そして、1スイッチング周期内における期間TOFFと期間TONについてであるが、期間TOFFはスイッチング周波数f<sub>s</sub>に対して一定であり、期間TONがスイッチング周波数f<sub>s</sub>の上昇に応じて二次曲線的に低くなっていくようにされており、スイッチング周波数制御として複合制御方式の動作となっていることがここでも示される。

【0036】また、並列共振電圧V1も、商用交流電源VACの変動に応じて変化するものとされ、図示するように、交流入力電圧VACが高くなるのに応じてそのレベルが上昇するように変動する。

【0037】さらに図15に、本出願人の発明に基づく他の電源回路の構成を示す。この図に示す電源回路は、複合共振形スイッチングコンバータとして、二次側に直列共振回路を備えた構成を採る。なお、この図において、図9及び図10と同一部分には同一符号を付して説明を省略する。

【0038】この図に示す電源回路の二次側は、次のような構成を採っている。絶縁コンバータトランスPITの二次巻線N2の巻始め端部は、直列共振コンデンサCsの直列接続を介して、整流ダイオードD01のアノードと整流ダイオードD02のカソードの接続点に対して接続され、巻終わり端部は二次側アースに対して接続される。整流ダイオードD01のカソードは平滑コンデンサC0の正極と接続され、整流ダイオードD02のアノードは二次側アースに対して接続される。平滑コンデンサC0の負極側は二次側アースに対して接続される。

【0039】このような接続形態では、【二次巻線N2、直列共振コンデンサCs、整流ダイオードD01, D02、平滑コンデンサC0】の組から成る倍電圧半波整流回路が形成されることになる。ここで、直列共振コンデンサCsは、自身のキャパシタンスと二次巻線N2の漏洩インダクタンスL2によって、整流ダイオードD01, D02のオン／オフ動作に対応して共振動作を行う直列共振回路を形成する。なお、直列共振コンデンサCsについては、一次側の並列共振回路(N1, Cr)の並列共振周波数をf<sub>o1</sub>とし、上記二次側の直列共振回路の直列共振周波数をf<sub>o2</sub>とすると、f<sub>o1</sub>≈f<sub>o2</sub>となるように、そのキャパシタンスが選定される。

【0040】即ち、この電源回路では、「複合共振形スイッチングコンバータ」として、一次側にはスイッチング動作を電圧共振形とするための並列共振回路を備え、二次側には電流共振動作を得るために直列共振回路が備えられるものである。

【0041】そして、上記した【二次巻線N2、直列共

- 振コンデンサCs、整流ダイオードD01, D02、平滑コンデンサC0】の組による倍電圧整流動作としては、例えば次のようになる。一次側のスイッチング動作により一次巻線N1にスイッチング出力が得られると、このスイッチング出力は二次巻線N2に励起される。倍電圧整流回路は、この二次巻線N2に得られた交番電圧を入力して整流動作を行う。この場合、先ず、整流ダイオードD01がオフとなり、整流ダイオードD02がオンとなる期間においては、一次巻線N1と二次巻線N2との極性が-Mとなる減極性モードで動作して、整流ダイオードD02により整流した整流電流を直列共振コンデンサCsに対して充電する動作が得られる。そして、整流ダイオードD02がオフとなり、整流ダイオードD01がオンとなって整流動作を行う期間においては、一次巻線N1と二次巻線N2との極性が+Mとなる加極性モードとなり、二次巻線N2に誘起された電圧に直列共振コンデンサCsの電位が加わる状態で平滑コンデンサC0に対して充電が行われる動作となる。上記のようにして、絶縁コンバータトランスPITの二次側において、二次側直列共振回路の直列共振動作を伴って、加極性モードと減極性モードを交互に繰り返すようにして整流動作が行われる結果、平滑コンデンサC0には、二次巻線N2に発生する誘起電圧のほぼ2倍のレベルに対応した二次側直流出力電圧E0が得られる。なお、この場合には倍電圧整流動作により二次側直流出力電圧E0を得るようにされていることから、例えば二次側に等倍電圧整流回路を備える構成と比較すれば、二次巻線N2の巻数としては約1/2で済むことになる。
- 【0042】また、この場合にも、二次側直流出力電圧E0は、フォトカプラ40を介して一次側のスイッチング駆動部10B内の発振回路41に対してフィードバックされており、このフィードバックされた二次側直流出力電圧レベルに基づいて、一次側において複合制御方式としての定電圧動作が得られる。
- 【0043】続いて、二次側に直列共振回路を備えた複合共振形スイッチングコンバータとしての他の例を図16に示す。また、この図に示す電源回路は、一次側としては、図10に示したのと同様に、シングルエンド方式で自励式の電圧共振形コンバータが備えられる。
- 【0044】また、この電源回路の二次側においても、二次巻線N2の巻始め端部に対して直列共振コンデンサCsが直列に接続されることで二次側直列共振回路を形成するようにされている。そしてこの場合には、二次側整流回路としてブリッジ整流回路DBRが備えられ、上記直列共振コンデンサCsを介して二次巻線N2の巻始め端部をブリッジ整流回路DBRの正極入力端子に接続し、二次巻線N2の巻始め端部をブリッジ整流回路DBRの負極入力端子に接続するようにして設けられる。この回路構成では、二次巻線N2に得られる交番電圧、即ち二次側直列共振回路の共振出力をブリッジ整流回路DBRによ

り全波整流して平滑コンデンサC0に充電することで、二次側直流出力電圧E0を得るようにされる。この場合にも、二次側直流出力電圧E0は制御回路1に対しても分岐して入力され、制御回路1においては、入力された直流出力電圧E0を定電圧制御のための検出電圧として利用するようにしている。

【0045】図17は、上記図15及び図16に示した電源回路の動作を示す波形図である。ここでも、図17(a) (b) (c)は、それぞれ交流入力電圧VAC=100Vで、最大負荷電力P<sub>o max</sub>=200W時の動作を示し、図17(d) (e) (f)は、それぞれ交流入力電圧VAC=100Vで、最小負荷電力P<sub>o min</sub>=0Wとされる無負荷時の動作を示している。

【0046】スイッチング素子Q1のスイッチング動作によって、並列共振コンデンサCrの両端に得られる並列共振電圧V1としては、図17(a) (d)に示すようにして、期間T<sub>OFF</sub>において正弦波状の共振パルスが現れる波形となるが、ここでは、二次側共振回路が並列共振回路とされていることで、スイッチング素子Q1がオフとなる期間T<sub>OFF</sub>としては、図示するように可変となるものである。

【0047】ここでも、図17(a)及び図17(d)の波形から分かるように、負荷電力P<sub>o</sub>が小さくなるのに従ってスイッチング周波数f<sub>s</sub>は高くなるように制御される。また、1周期内においては、スイッチング素子Q1がオンとなる期間T<sub>ON</sub>について可変を行うことでスイッチング周波数f<sub>s</sub>(スイッチング周期)を可変するようになっている。また、図15及び図16に示される回路構成によっても、上記並列共振電圧V1のレベルは負荷電力が重くなるのにしたがって並列共振電圧V1が上昇する傾向を有する。ここでは、最大負荷電力P<sub>o max</sub>=200W時には580V<sub>p</sub>となり、最小負荷電力P<sub>o min</sub>=0W時には380V<sub>p</sub>となっている。

【0048】また、スイッチング素子Q1のドレイン又はコレクタに流れるスイッチング出力電流I<sub>Q1</sub>は、図17(b) (e)に示すようにして、期間T<sub>OFF</sub>、T<sub>ON</sub>のタイミングに同期したうえで、先の図13(b) (e)と略同様の波形パターンが得られる。つまり、期間T<sub>OFF</sub>には0レベルで、期間T<sub>ON</sub>において図示する波形によって流れるものである。そしてこの構成にあっても、スイッチング出力電流I<sub>Q1</sub>は、負荷電力P<sub>o</sub>が重くなるのに応じて高くなる傾向を有しており、この場合には、最大負荷電力P<sub>o max</sub>=200W時には3.6Aとなり、最小負荷電力P<sub>o min</sub>=0W時には、0.3Aとなる。

【0049】また、二次側の動作は、図13(c) (f)の二次巻線N2の両端電圧V1として示される。この図によれば、最大負荷電力P<sub>o max</sub>=200W時には、期間T<sub>ON</sub>において二次側直流出力電圧E0のレベルでクランプされた矩形波状のパルスが得られ、最小負荷電力P<sub>o min</sub>=0W時には、一次側のスイッチング周

期に応じた正弦波状で、そのピークレベルが二次側直流出力電圧E0のレベルでクランプされた波形となる。

【0050】図18は、図15及び図16に示した電源回路の特性として、最大負荷電力P<sub>o max</sub>=200W時における、交流入力電圧VACに対するスイッチング周波数f<sub>s</sub>、スイッチング周期内の期間T<sub>OFF</sub>と期間T<sub>ON</sub>、及び並列共振電圧V1の変動特性を示している。

【0051】スイッチング周波数f<sub>s</sub>としては、交流入力電圧VAC=90V~140Vの変動範囲に対してf<sub>s</sub>=110KHz~160KHz程度の範囲で変化することが示されており、ここでも、直流入力電圧変動に応じて二次側直流出力電圧E0の変動を安定化する動作が行われることを示している。そしてこの場合にも、交流入力電圧VACの変動に対しては、この交流入力電圧VACのレベルが高くなるのに応じてスイッチング周波数を上昇させるように制御を行うようにされる。

【0052】また、この図によても、1スイッチング周期内における期間T<sub>OFF</sub>と期間T<sub>ON</sub>については、例えば負荷が同一とされる条件では、期間T<sub>OFF</sub>はスイッチング周波数f<sub>s</sub>に対して一定で、期間T<sub>ON</sub>がスイッチング周波数f<sub>s</sub>の上昇に応じて低くなっていくようにされている。即ち、スイッチング周波数制御として複合制御方式の動作となっていることがここでも示される。

【0053】商用交流電源VACの変動に応じて変化するときの並列共振電圧V1は、この場合には、図示するように、交流入力電圧VAC=80~100V程度の範囲では、交流入力電圧VACが高くなるのに応じて、600付近の或るレベル範囲で低くなっている、交流入力電圧VAC=100V以上の範囲では上昇していく傾向となる。

#### 【0054】

【発明が解決しようとする課題】ここで、図9、図10、図15、図16に示した電源回路では、次のような課題を有している。例えば図6及び図7に示したように、複合制御方式により二次側直流出力電圧を安定化する構成を探る電源回路では、上記図10(a) (b)及び図11にも示されるように、並列共振電圧V1のピークレベルは、負荷条件及び交流入力電圧VACの変動に応じて変化する。そして、特に最大負荷電力に近い重負荷の状態で、例えば100V系の商用交流電源ACとしての交流入力電圧VACのレベルが140Vにまで上昇したときには、並列共振電圧V1は最大で700V<sub>p</sub>にまで上昇する。

【0055】このために、並列共振電圧V1が印加される並列共振コンデンサCr及びスイッチング素子Q1については、商用交流電源AC100V系に対応する場合には800Vの耐圧品を選定し、また、商用交流電源AC200V系に対応する場合には1200Vの耐圧品を選定する必要があることになる。これにより、並列共振コンデンサCr及びスイッチング素子Q1としては共に

大型となり、またコストも高くなる。

【0056】また、スイッチング素子としては、これを高耐圧な構造とするほどその特性は低下するという特質を有している。例えばMOS-FETであればオン抵抗が高くなり、IGBT（絶縁ゲートバイポーラトランジスタ）であれば飽和電圧とターンオフ時のテール電流が増加する。また、BJT（バイポーラトランジスタ）であれば、飽和電圧、蓄積時間、下降時間等が増加する。このため、上記のようにしてスイッチング素子Q1について高耐圧のものを選定することで、スイッチング動作による電力損失は増加して電力変換効率の低下を招くことにもなる。

【0057】さらに、複合制御方式により二次側直流出力電圧を安定化する構成を採る場合、二次側の負荷が短絡するという異常が発生したときには、スイッチング周波数を低くするように制御系が動作することになる。スイッチング周波数が低くなる状態では、図10に示した波形図からも分かるように、スイッチング素子がオンとなる期間TONが長くなり、従って例えばスイッチング素子Q1や並列共振コンデンサCrにかかる電圧(V1)や電流(IQ1, Icr)のレベルが上昇することになる。このため、負荷短絡発生時の対策として、このときに生じる高レベルの電圧や電流を制限してスイッチング素子を保護するための過電流保護回路や過電圧保護回路を設ける必要があることになる。これら過電流保護回路や過電圧保護回路を設けることによっても、回路の小型化及び低コスト化の促進が妨げられるものである。

#### 【0058】

【課題を解決するための手段】そこで、本発明は上記した課題を解決するためにスイッチング電源回路として以下のように構成する。即ち、入力された直流入力電圧を断続して出力するためのメインスイッチング素子を備えて形成されるスイッチング手段と、このスイッチング手段の動作を電圧共振形とする一次側並列共振回路が形成されるようにして備えられる一次側並列共振コンデンサとを備え、一次側と二次側とについて疎結合とされる所要の結合係数が得られるようにギャップが形成され、一次側に得られる上記スイッチング手段の出力を二次側に伝送する絶縁コンバータトランスを備える。また、絶縁コンバータトランスの二次巻線に対して二次側共振コンデンサを接続することで形成される二次側共振回路と、絶縁コンバータトランスの二次巻線に得られる交番電圧を入力して整流動作を行うことで二次側直流出力電圧を得るように構成される直流出力電圧生成手段と、二次側直流出力電圧のレベルに応じて、上記メインスイッチング素子のスイッチング周波数を可変制御すると共に、1スイッチング周期内におけるオフ期間を一定としてオン期間を可変制御するようにして、上記メインスイッチング素子をスイッチング駆動することで、定電圧制御を行いうようにされるスイッチング駆動手段とを備えるもので

ある。そしてさらに、メインスイッチング素子のオン／オフ期間に応じて可変される所定のオン／オフ期間を有するようにしてスイッチングを行う補助スイッチング素子を備えることで、一次側並列共振コンデンサの両端に発生する一次側並列共振電圧をクランプするように設けられるアクティブクランプ手段とを備えて構成するものである。

【0059】上記構成によれば、一次側においては電圧共振形コンバータを形成するための一次側並列共振回路を備え、二次側には、二次巻線及び二次側共振コンデンサとにより形成される二次側共振回路とが備えられた、いわゆる複合共振形スイッチングコンバータの構成が得られる。また、定電圧制御としては、スイッチング素子の1スイッチング周期内におけるオフ期間を一定としてオン期間を可変するようにしてスイッチング周波数を可変制御することで行うようにされる。そして一次側においては、メイン用のスイッチング素子のオフ時に発生する並列共振電圧をクランプするためのアクティブクランプ手段が備えられることで、この並列共振電圧レベルを抑制するようされる。

#### 【0060】

【発明の実施の形態】図1は、本発明の第1の実施の形態としての電源回路の構成を示す回路図である。この図に示す電源回路は、一次側に他励式の電圧共振形コンバータを備えると共に、二次側には直列共振回路を備えた複合共振形コンバータとしての構成を採っている。なお、この図において図9、図10、図15、図16と同一部分には同一符号を付して説明を省略する。また、この図1に示す電源回路も複合共振形スイッチングコンバータとしての構成を採り、従ってこの場合にも先に図11に示した構造の絶縁コンバータトランスPITを備えているものとされる。これについては、後述する他の実施の形態としての電源回路についても同様とされる。

【0061】図1に示す電源回路の一次側の全体構成としては、先ず、メインとなるメインスイッチング素子Q1を備え、基本的にはシングルエンド方式としてのスイッチング動作を他励式により行う電圧共振形コンバータが設けられる。また、これに加えて、後述するようにして、並列共振コンデンサCrの両端に得られる並列共振電圧V1をクランプするためのアクティブクランプ回路20が備えられる。このアクティブクランプ回路20には、補助スイッチング素子Q2が備えられる。そして、上記メインスイッチング素子Q1及び補助スイッチング素子Q2のそれぞれについてスイッチング駆動するためのスイッチング駆動部10が備えられる。なお、この場合、メインスイッチング素子Q1及び補助スイッチング素子Q2には、共にMOS-FETが使用される。

【0062】この場合、アクティブクランプ回路20は、補助スイッチング素子Q2、クランプコンデンサCL、クランプダイオードDD2を備えて形成される。補助

スイッチング素子Q2のドレインーソース間に対してはクランプダイオードDD2が並列に接続される。ここでは、クランプダイオードDD2のアノードがソースに対して接続され、カソードがドレインに対して接続される。また、補助スイッチング素子Q2のドレインはクランプコンデンサCCLの一方の端子と接続されて、その他の端子は、整流平滑電圧Eiのラインと一次巻線N1の巻始め端部との接続点に対して接続される。また、補助スイッチング素子Q2のソースは一次巻線N1の巻終わり端部に対して接続される。つまり、本実施の形態のアクティブクランプ回路20としては、上記補助スイッチング素子Q2//クランプダイオードDD2の並列接続回路に対して、クランプコンデンサCCLを直列に接続して成るものとされる。そして、このようにして形成される回路を絶縁コンバータトランスPITの一次巻線N1に対して並列に接続して構成されるものである。なお、図1に示すように、補助スイッチング素子Q2がMOS-FETとされる場合には、クランプダイオードDD2にはいわゆるボディダイオードが選定される。これは、メインスイッチング素子Q1についても同様で、クランプダイオードDD1にはボディダイオードを採用することができる。

【0063】本実施の形態としてのスイッチング駆動部10は、図示するように、発振回路11、第1ドライブ回路12、レベルシフト回路13、第2ドライブ回路14を備えてなる。

【0064】発振回路11は、複合制御方式による定電圧制御が行われるようにしてメインスイッチング素子Q1及び補助スイッチング素子Q2を駆動するために設けられる。この発振回路11は、フォトカプラ40を介して入力される二次側出力電圧E01のレベルに基づいて発信信号の発振周波数が可変される。つまりスイッチング周波数を可変するもので、スイッチング周波数は、この発振周波数によって決定される。また、入力される一次側の並列共振電圧V1に基づいて、発振周波数の1周期分の波形のデューティを可変制御する。この波形のデューティーは、スイッチング周期におけるオン期間とオフ期間に対応するものであるが、ここでは、メインスイッチング素子Q1の1スイッチング周期内において、オフとなる期間は一定で、オンとなる期間が可変されるように波形のデューティ比を制御するようになる。そして、このようにして生成された発振周波数信号を、第1ドライブ回路13及びレベルシフト回路13に対して出力する。

【0065】第1ドライブ回路12では、上記発振回路11から出力された発振信号を電圧信号に変換して、MOS-FETであるメインスイッチング素子Q1を駆動するためのスイッチング駆動信号を生成し、メインスイッチング素子Q1のゲート端子に印加する。このスイッチング駆動信号に応じて、メインスイッチング素子Q1

はスイッチング動作を行うことになる。

【0066】また、メインスイッチング素子Q1と補助スイッチング素子Q2とでは、後述するようにして同一のスイッチング周波数で同期してスイッチングを行うが、1スイッチング周期内におけるオン／オフタイミングは互いに異なるようになる。このために、例えば上記発振回路では、第1ドライブ回路12に出力する発振信号とは、例えば位相が180度シフトされた発振信号をレベルシフト回路13に対して出力する。この発振信号の極性のタイミングが補助スイッチング素子Q2のオン／オフタイミングを決定することになる。レベルシフト回路13では、入力された発振信号について所定のレベルシフト処理を行うことで、補助スイッチング素子Q2を駆動するのに適当とされる発振信号のレベルを設定する。そして、この信号を第2ドライブ回路14に対して供給する。第2ドライブ回路14では、入力された信号を電圧変換して補助スイッチング素子Q2のためのスイッチング駆動信号を生成し、MOS-FETである補助スイッチング素子Q2のゲート端子に対して印加する。これにより、補助スイッチング素子Q2が所要のオン／オフタイミングで以てスイッチング動作を行うようになる。なお、上記構成による本実施の形態のスイッチング駆動部10としては、1つのICとして構成されるものとされる。

【0067】また、この電源回路の二次側においては、二次巻線N2及び並列共振コンデンサC2から成る並列共振回路を備える。これにより電源回路全体としては、一次側の電圧共振形コンバータと共に複合共振形スイッチングコンバータを形成する。また、この場合には、二次巻線N2の巻始め端部に対しては、整流ダイオードD01及び平滑コンデンサC01から成る半波整流回路を接続することで、二次側直流出力電圧E01を得るようになっている。この二次側直流出力電圧E01は、前述もしたように、安定化のための検出電圧として、フォトカプラ40を介して発振回路11に対しても分岐して供給されるようになっている。またこの場合には、二次巻線N2に対してタップを設け、この二次巻線N2のタップ端子と二次側アース間を整流電流経路とする、整流ダイオードD02及び平滑コンデンサC02から成る半波整流回路を接続することで、低圧の二次側直流出力電圧E02を得るようにもしている。

【0068】図2の波形図は、上記図1に示した回路の動作として、主として一次側のスイッチング動作を示している。つまり、アクティブクランプ回路20が設けられた電圧共振形コンバータとしての動作が示されているものである。この図2に示される動作は、図1に示す回路についてAC100V系に対応する構成とした場合に得られるものとされ、図2(a)～(g)には、交流入力電圧VAC=100V、最大負荷電力P<sub>max</sub>=200Wとされる条件での各部の動作が示され、図2(h)～

(n) には、交流入力電圧VAC=100V、最小負荷電力P<sub>omin</sub>=20Wとされる条件での図2(a)～(g)と同じ部位の動作が示される。

【0069】先ず、図2(a)～(g)に示される最大負荷電力P<sub>omax</sub>=200W時の動作から説明する。この図においては、1スイッチング周期内の動作モードについて、モード①～⑤までの5段階の動作モードが示される。メインスイッチング素子Q1がオンとなるように制御されるのは、図2(b)に示すスイッチング出力電流I<sub>Q1</sub>が流れる期間t<sub>on2</sub>においてであり、この期間t<sub>on2</sub>においてはモード①としての動作が得られる。なお、補助スイッチング素子Q2は、この期間t<sub>on2</sub>においてはオフ状態にあるように制御される。

【0070】モード①(期間t<sub>on2</sub>)においては、図2(e)に示す波形により、絶縁コンバータトランジストPITの一次巻線N1に一次巻線電流I<sub>1</sub>が流れるのであるが、この一次巻線電流I<sub>1</sub>は、絶縁コンバータトランジストPITの一次巻線N1に得られるリーケージインダクタンスL1を介して上記スイッチング出力電流I<sub>Q1</sub>として流れしていく動作が得られる。このときのスイッチング出力電流I<sub>Q1</sub>としては、図2(b)の期間t<sub>on2</sub>に示すように、負の方向から正の方向に反転する波形となり、ほぼ同期間の一次巻線電流I<sub>1</sub>の波形(図2(e))に対応する。ここで、スイッチング出力電流I<sub>Q1</sub>が負の方向に流れている期間は、直前の期間t<sub>d2</sub>の終了を以て並列共振コンデンサC<sub>r</sub>における放電が終了することでクランプダイオードDD1が導通し、クランプダイオードDD1→一次巻線N1を介してスイッチング出力電流I<sub>Q1</sub>を流すことで、電源側に電力を回生するモードとなる。そして、スイッチング出力電流I<sub>Q1</sub>(図2(b))が負の方向から正の方向に反転するタイミングにおいては、メインスイッチング素子Q1は、ZVS(Zero Volt Switching)及びZCS(Zero Current Switching)によりターンオンする。

【0071】そして、次の期間t<sub>d1</sub>においては、モード②としての動作となる。この期間では、メインスイッチング素子Q1がターンオフすることで、一次巻線N1に流れている電流は、並列共振コンデンサC<sub>r</sub>に流れることになる。図示していないが、このときには、並列共振コンデンサC<sub>r</sub>に流れている電流は、正極性によりパルス的に現れる波形を示す。これは部分共振モードとしての動作とされる。また、このときには、メインスイッチング素子Q1に対して並列に並列共振コンデンサC<sub>r</sub>が接続されていることで、メインスイッチング素子Q1はZVSによりターンオフされるものである。

【0072】続いては、補助スイッチング素子Q2がオン状態となるように制御されると共に、メインスイッチング素子Q1がオフ状態にあるように制御される期間となり、これは、図2(c)に示す補助スイッチング素子Q2の両端電圧V<sub>2</sub>が0レベルとなる期間TON2に相当す

る。この期間TON2は、アクティブクランプ回路の動作期間であり、先ずモード③としての動作を行った後にモード④としての動作を行うようにされる。

【0073】先のモード②の動作では、一次巻線N1から流れる電流によって並列共振コンデンサC<sub>r</sub>への充電が行われるが、これによりモード③の動作としては、一次巻線N1に得られている電圧が、図2(h)に示されているクランプコンデンサC<sub>CL1</sub>の両端電圧V<sub>CL</sub>の初期時(期間TON2開始時)電圧レベルに対して同電位もしくはそれ以上となる。これにより、補助スイッチング素子Q2に並列接続されるクランプダイオードDD2の導通条件が満たされて導通することで、クランプダイオードDD2→クランプコンデンサC<sub>CL1</sub>の経路で電流が流れるようにされ、クランプ電流I<sub>Q2</sub>としては、図2(d)の期間TON2開始時以降において、負方向から時間経過に従って0レベルに近づく鋸歯状波形が得られることになる。ここで、クランプコンデンサC<sub>CL1</sub>のキャパシタンスは並列共振コンデンサC<sub>r</sub>のキャパシタンスの2.5倍以上となるように選定されている。このため、このモード③としての動作によっては、大部分の電流がクランプ電流I<sub>Q2</sub>としてクランプコンデンサC<sub>CL1</sub>に対して流れようされ、並列共振コンデンサC<sub>r</sub>に対してはほとんど流れない。これにより、この期間TON2時にメインスイッチング素子Q1にかかる並列共振電圧V<sub>1</sub>の傾きは緩やかとなるようされ、結果的には図2(a)に示すようにして、270V<sub>p</sub>にまで抑制されてその導通角は広がることになる。即ち、並列共振電圧V<sub>1</sub>に対するクランプ動作が得られる。先行技術としての回路(図9及び図10の回路)において得られる並列共振電圧V<sub>1</sub>は、550V<sub>p</sub>のレベルを有するパルス波形とされていたものである。

【0074】そして、期間TON2において上記モード③が終了すると引き続いてモード④としての動作に移行する。このモード④開始時は、図2(d)に示すクランプ電流I<sub>Q2</sub>が負の方向から正方向に反転するタイミングとされる。このタイミングでは、補助スイッチング素子Q2は、このクランプ電流I<sub>Q2</sub>が負の方向から正方向に反転するタイミングで、ZVS及びZCSによりターンオンする。このようにして補助スイッチング素子Q2がオンとなる状態では、このときに得られる一次側並列共振回路の共振作用によって、補助スイッチング素子Q2に対しては、一次巻線N1→クランプコンデンサC<sub>CL1</sub>を介して、正方向に増加していくクランプ電流I<sub>Q2</sub>が図2(d)に示すようにして流れ。

【0075】上記モード④の動作は、補助スイッチング素子Q2がターンオンすることで、期間TON1において0レベルとされていた補助スイッチング素子Q2の両端電圧V<sub>2</sub>が立ち上がりを開始するタイミングを以て終了するようされ、続いては、期間t<sub>d2</sub>におけるモード⑤としての動作に移行する。モード⑤では、並列共振コン

デンサC<sub>r</sub>が一次巻線N1に対して放電電流を流す作が得られる。つまり部分共振動作が得られる。このときにメインスイッチング素子Q1にかかる並列共振電圧V1は、上述もしたように並列共振コンデンサC<sub>r</sub>のキャパシタンスが小さいことに因って、その傾きが大きいものとなり、図2(a)に示すようにして、急速に0レベルに向かって下降するようにして立ち下がっていく。そして、補助スイッチング素子Q2は、上記モード④が終了してモード⑤が開始されるタイミングでターンオフを開始するが、このときには、上記したようにして並列共振電圧V1が或る傾きを有して立ち下がることで、ZVSによるターンオフ動作となる。また、補助スイッチング素子Q2がターンオフすることによって発生する電圧は、上記したようにして並列共振コンデンサC<sub>r</sub>が放電を行うことで、急峻には立ち上がらないようにされる。この動作は、例えば図2(c)の補助スイッチング素子Q2の両端電圧V2として示されるように、期間t<sub>d2</sub>(モード⑤時)を以て、或る傾きを有して0レベルからピークレベルに遷移する波形として示されている。なお、この補助スイッチング素子Q2の両端電圧V2としては、補助スイッチング素子Q2がオフとされる期間T<sub>OFF2</sub>において、例えば240V<sub>p</sub>を有すると共に、この期間T<sub>OFF2</sub>の開始期間である期間t<sub>d1</sub>(モード②時)を以て240V<sub>p</sub>から0レベルに遷移し、終了期間である期間t<sub>d2</sub>(モード⑤時)を以て、上述のように0レベルから240V<sub>p</sub>に遷移する波形となる。そして、以降は、1スイッチング周期ごとにモード①~⑤の動作が繰り返される。

【0076】また、二次側の動作としては、図2(f)に二次巻線N2(二次側並列共振コンデンサC2)の両端に得られる二次側交番電圧V<sub>o</sub>が示され、図2(g)に二次側整流ダイオードD01に流れる二次側整流電流I<sub>o</sub>が示される。二次側交番電圧V<sub>o</sub>は、二次側整流ダイオードD01が導通してオンとなる期間D<sub>ON</sub>において、二次側直流電圧E01のレベルでクランプされ、オフとなる期間D<sub>OFF</sub>において、負極性の方向にピークとなる正弦波上の波形が得られる。また、二次側整流電流I<sub>o</sub>は、期間D<sub>OFF</sub>には0レベルで、期間D<sub>ON</sub>において図示する波形により流れるものとなる。

【0077】また、上記図2(a)~(g)に示した各部の動作波形は、例えば最小負荷電力P<sub>omin</sub>=20Wにまで負荷電力が小さくなつた条件の下では、それぞれ、図2(h)~(n)に示すようにして変化する。

【0078】ここで、例えば図2(a)と図2(h)の一次側並列共振電圧V1を比較して分かるように、メインスイッチング素子Q1がオフとなる期間T<sub>OFF1</sub>は固定とされた上で、図2(h)に示す波形のほうが、オンとなる期間T<sub>ON1</sub>が短くなつており、これによってスイッチング周波数は図2(a)に示す最大負荷電力時よりも高くなっている。これは、一次側のメインスイッチング

素子Q1は、負荷電力が小さくなつて二次側出力電圧E01が上昇するのに応じて、スイッチング周波数が高くなるように制御され、このときには、オフ期間は一定で、オン期間が可変制御されることを示している。即ち、複合制御方式による定電圧動作が得られていることを示している。また、このようにしてメインスイッチング素子Q1のスイッチング動作が制御されるのに同期するようにして、補助スイッチング素子Q2は、オンとなる期間T<sub>ON2</sub>は一定で、オフとなる期間T<sub>OFF2</sub>が可変されることで、やはりスイッチング周波数が可変制御される。そして、このような軽負荷の条件の下でも、図2(h)~(n)側に示すタイミングでモード①~⑤の動作が行われることで、一次側並列共振電圧V1のピークレベルが抑制され、また、補助スイッチング素子Q2の両端電圧V2のピークレベルも例えば240V<sub>p</sub>程度にまで抑制される。特に一次側並列共振電圧V1は、最小負荷電力時においては、120V<sub>p</sub>にまで抑制される。

【0079】上記図2による説明から分かるように、図1に示す回路では、メイン用スイッチング素子Q1のオフ時に発生するとされる並列共振電圧V1に対するクランプが行われて、そのレベルが抑制されることになる。そして、例えば最大負荷条件のもとでAC100V系としてV<sub>AC</sub>=144V程度まで上昇したとしても、並列共振電圧V1は270V<sub>p</sub>程度に抑えられる。また、AC200V系の場合でも、並列共振電圧V1のピークレベルの最大値としては、600V程度で抑制することが可能になる。従って、図1に示す回路としては、メイン用スイッチング素子Q1について、AV100V系に対応する場合には400Vの耐圧品を選定し、また、AC200V系に対応する場合には、800Vの耐圧品を選定すればよいことになる。つまり、例えば図9、図10、図15、図16に示した回路の場合よりも定耐圧品を選定することができる。また、補助スイッチング素子Q2についても同様の耐圧品を選定すればよい。

【0080】これにより、図1に示す回路としては、図9、図10、図15、図16に示す回路よりもスイッチング素子の特性が向上する。例えばスイッチング素子がMOS-FETとされる場合には、オン抵抗が低下するものである。そしてこれにより電力変換効率の向上が図られる。

【0081】また、スイッチング素子について低耐圧品が選定されることで、スイッチング素子の小型化も図られることになる。例えば図9、図10、図15、図16に示す回路に使用されるスイッチング素子は、1000V以上の耐圧品が必要となることから、そのパッケージのサイズが比較的大型となるのに対して、図1に示す回路における各スイッチング素子Q1、Q2としては、より小さなパッケージ品を使用することが可能になるものである。また、並列共振電圧V1のレベルが抑制されることで、図1に示す回路では、並列共振コンデンサC<sub>r</sub>に

ついても、図6及び図7の回路の場合より低耐圧品を採用することが可能になり、従って、並列共振コンデンサCrの小型化も図られる。また、この図に示す電源回路では、負荷電力（二次側出力電圧）の変動に応じて一次側スイッチングコンバータのスイッチング周波数が可変制御されるために、負荷短絡時においては、スイッチング周波数を低下させるように動作する。しかし、この負荷短絡時の動作モードでメインスイッチング素子Q1と補助スイッチング素子Q2にかかる電圧とこれらの素子に流れる電流量とが定格内となるスイッチング素子であれば、これらの素子の破壊は防止され、従って本実施の形態としては負荷短絡時に対応する保護回路を省略することが可能となる。

【0082】参考のために、上記図2に示した実験結果を得た際の、図1に示した電源回路における要部の素子についての選定値を示しておく。

並列共振コンデンサCr=6.800pF

クランプコンデンサCCL=0.27μF

二次側並列共振コンデンサC2=0.01μF

一次巻線N1=二次巻線N2=4.3T

【0083】図3は、本発明の第2の実施の形態としての電源回路の構成を示す回路図である。この電源回路は、一次側に電圧共振形コンバータを備え、二次側に並列共振回路を備えた複合共振形スイッチングコンバータとされる。また、一次側電圧共振形コンバータは、1石のスイッチング素子を備えたシングルエンド方式の構成を採る。なお、この図に示す電源回路において、図1、図9、図10、図15、図16と同一部分には同一符号を付して説明を省略する。

【0084】図3に示す電源回路は、一次側の構成としては、先に図10又は図16に示した自励シングルエンド方式の電圧共振形コンバータを備え、また、定電圧制御方式としては複合制御方式を採るために、直交型制御トランスPRTを備える構成を採っている。そして、この構成に対して、自励式により動作するアクティブクランプ回路20Aが備えられる。

【0085】アクティブクランプ回路20Aは、この場合にはBJTである補助スイッチング素子Q2を備えてなる。この補助スイッチング素子Q2のコレクタはクランプコンデンサCCLを介して一次巻線N1の巻始め端部と接続される。この場合、一次巻線N1の巻始め端部は、電流検出巻線NDを介して平滑コンデンサCiの正極端子に接続される。補助スイッチング素子Q2のエミッタは、スイッチング素子Q1のコレクタに対して接続される。また、補助スイッチング素子Q2のベースには、ベース電流制限抵抗RB1—共振用コンデンサCB2—駆動巻線LB2の直列接続回路から成る自励発振駆動回路が接続される。駆動巻線LB2の端部は、絶縁コンバータトランスPITの検出巻線N1Aの巻終わり端部に接続されている。この検出巻線N1Aは、絶縁コンバータト

ランスPITの一次巻線N1の巻終わり端部から数ターン分巻き上げるようにして設けられているもので、一次巻線N1によって励起された交番電圧を自励発振駆動回路に出力する。また、検出巻線N1Aの巻終わり端部が自励発振駆動回路と接続されることで、補助スイッチング素子Q2のベースには、メインスイッチング素子Q1とは逆極性の駆動電流が流されることになる。また、補助スイッチング素子Q2のベース—エミッタ間にはターンオン時のクランプ電流の経路を形成するクランプダイオードが並列に接続される。

【0086】また、この電源回路の二次側は、図1と同様の構成を採っている。この場合には、二次側直流出力電圧E01を分岐して制御回路1の検出電圧として入力し、これより低圧とされる二次側直流出力電圧E02を制御回路1の動作電源として供給している。

【0087】この図3に示す電源回路の要部の動作波形を図4に示す。図4(a)～(h)には、交流入力電圧VAC=100V、最大負荷電力Po<sub>max</sub>=200Wとされる条件での各部の動作が示され、図4(i)～(p)には、交流入力電圧VAC=100V、最小負荷電力Po<sub>min</sub>=20Wとされる条件での図2(a)～(h)と同じ部位の動作が示される。

【0088】先ず、図4(a)～(h)に示される最大負荷電力Po<sub>max</sub>=200W時の動作から説明する。メインスイッチング素子Q1の自励発振駆動回路からベースに流されるベース電流IB1(スイッチング駆動信号)は図4(c)に示す波形により流れ。つまり、期間TON1OFF1は0レベルで、期間TON1において図示する波形による電流をメインスイッチング素子Q1のベースに供給するものである。これにより、メインスイッチング素子Q1は、1スイッチング周期内において、期間TONにてオン状態となり、期間TOFF1においてオフ状態となるスイッチング動作を繰り返すようされる。

【0089】このときにメインスイッチング素子Q1のコレクタに流れるコレクタ電流ICPは、図4(b)に示すようにして、期間TOFF1においては0レベルで、期間TON1において、初期時に負極正方向のクランプ電流が流れた後にコレクタ→エミッタを介してスイッチング電流が波形が得られる。また、並列共振電圧V1は、図4(a)に示されるように、期間TON1は0レベルで期間TOFF1において図示するパルス波形が得られるものとなる。

【0090】また、補助スイッチング素子Q2のベースには、その自励発振駆動回路から図4(f)に示す波形のベース電流IB2が流される。ここで、図4(c)と図4(e)と比較して分かるように、ベース電流IB1、IB2は、互いに逆極性となるタイミングで流れるようにされる。従って、補助スイッチング素子Q2は、メインスイッチング素子Q1がオフとなる期間TOFF1内の期間TON2においてオンとなり、残る1スイッチング周期内の期

間T<sub>OFF2</sub>においてオフとなるようにスイッチングを行う。つまりは、メインスイッチング素子Q1と補助スイッチング素子Q2はほぼ交互となるタイミングでオン／オフ動作を行う。この動作は、例えば図4(d)の補助スイッチング素子Q2の両端電圧V<sub>2</sub>、及び補助スイッチング素子Q2のコレクタ電流I<sub>Q2</sub>の波形によつても示されており、補助スイッチング素子Q2の両端電圧V<sub>2</sub>は、期間T<sub>OFF2</sub>において0レベルで、期間T<sub>ON2</sub>において図示する波形によるパルスが得られるものとなる。また、コレクタ電流I<sub>Q2</sub>は、期間T<sub>OFF2</sub>は0レベルで、期間T<sub>ON2</sub>において、先ずクランプコンデンサC<sub>CL</sub>→一次巻線N<sub>1</sub>への放電電流が流れ、続いてクランプコンデンサC<sub>CL</sub>からコレクタ→エミッタに流れる波形が得られる。

【0091】そして、上記のようにして補助スイッチング素子Q2がスイッチング動作を行うことで、先に図2にて説明したのと同様のモード①～⑤の動作が各期間(t<sub>on2</sub>, t<sub>d1</sub>, t<sub>on1</sub>, t<sub>d2</sub>)にて得られることで、本実施の形態においても、図4(a)に示す並列共振電圧V<sub>1</sub>、及び図4(d)に示す補助スイッチング素子Q2の両端電圧V<sub>2</sub>のレベルがクランプされて、そのピークレベルが抑制される。

【0092】また、二次側の動作としては、ここでも図4(g)に二次側交番電圧V<sub>o</sub>を示し、図4(h)に二次側整流電流I<sub>o</sub>を示しているが、これらの波形は、例えばこの第2の実施の形態と同じ二次側の構成を探る図1に示した第1の実施の形態の回路の場合の動作(図2(f), (g))と同様となる。

【0093】また、上記図4(a)～(h)に示した各部の波形は、最小負荷電力時においては図4(i)～(n)に示すように変化する。例えば図4(a)と図4(i)を比較して分かるように、この第2の実施の形態の電源回路にあっても第1の電源回路と同様、複合制御に対応したメインスイッチング素子Q1のスイッチング動作の制御が行われている。つまり、負荷条件が軽くなるのに従って、メインスイッチング素子Q1のスイッチング周波数を高くするように制御し、これと共に、1スイッチング周期内の期間T<sub>OFF1</sub>は一定としたうえで、期間T<sub>ON1</sub>が短くなるように制御されるものである。また、これに同期して、補助スイッチング素子Q2は、期間T<sub>ON2</sub>は一定とされたうえで、期間T<sub>OFF2</sub>が短くなるようにして、スイッチング周波数を高めるように可変制御される。そして、このような軽負荷時においては、図4(i)～(p)側に示すタイミングでモード①～⑤の動作が行われることになり、重負荷時の場合と同様に一次側並列共振電圧V<sub>1</sub>及び補助スイッチング素子Q2の両端電圧V<sub>2</sub>のピークレベルが抑制される。

【0094】続いて、第3の実施の形態について説明する。図5は、第3の実施の形態としての電源回路の構成を示している。なお、この図において図1、図3、図9、図10、図15、図16と同一部分には同一符号を

付して説明を省略する。

【0095】この図3に示す第3の実施の形態としての電源回路における一次側の構成は、例えば図1に示した第1の実施の形態の電源回路と同様とされるが、二次側の構成が異なる。この第3の実施の形態の電源回路の二次側においては、二次側直列共振コンデンサC<sub>s</sub>、整流ダイオードD<sub>01</sub>、D<sub>02</sub>、及び平滑コンデンサC<sub>01</sub>を図のように接続して成る整流回路系を二次側に備えるものである。つまり、二次側直列共振コンデンサC<sub>s</sub>と二次巻線N<sub>2</sub>から成る二次側直列共振回路を含む倍電圧整流回路を形成しているものである。つまり図15に示した二次側と同様の構成を採る。そして、この倍電圧整流回路によって二次側直流出力電圧E<sub>01</sub>を得るものである。

10 【0096】また、この図にあっては、絶縁コンバータトランスPITの二次側において三次巻線N<sub>3</sub>が巻装されており、低圧の二次側直流出力電圧E<sub>02</sub>は、この三次巻線N<sub>3</sub>に対して接続される、整流ダイオードD<sub>03</sub>、平滑コンデンサC<sub>02</sub>から成る半波整流回路によって得るようにされている。

20 【0097】このようにして構成される電源回路における要部の動作波形は、図6に示すものとなる。図6(a)～(n)に示す各部の波形は、例えば先の図2(a)～(n)と同じとされる部位の波形とされる。つまり、図6(a)～(g)には、交流入力電圧V<sub>AC</sub>=100V、最大負荷電力P<sub>o max</sub>=200Wとされる条件での各部(V<sub>1</sub>, I<sub>Q1</sub>, V<sub>2</sub>, I<sub>Q2</sub>, I<sub>1</sub>, V<sub>o</sub>, I<sub>o</sub>)の動作が示され、図6(h)～(n)には、交流入力電圧V<sub>AC</sub>=100V、最小負荷電力P<sub>o min</sub>=20Wとされる条件での図6(a)～(g)と同じ部位の動作が示されている。また、この図に示す実験結果を得た第3の実施の形態としての電源回路の要部の素子についての選定値は次のようになる。

並列共振コンデンサC<sub>r</sub>=4700pF  
クランプコンデンサC<sub>CL</sub>=0.22μF  
二次側直列共振コンデンサC<sub>s</sub>=0.1μF  
一次巻線N<sub>1</sub>=43T  
二次巻線N<sub>2</sub>=23T

30 【0098】この図6において、一次側の波形の動作は、図2の場合とほぼ同様とされることになる。従って、図5の電源回路にあっても、アクティブクランプ回路20が備えられることによって、並列共振電圧V<sub>1</sub>及び補助スイッチング素子Q2の両端電圧V<sub>2</sub>のピークレベルが抑制される。なお、ここで二次側の動作として、図6(f)～(m)には、整流ダイオードD<sub>01</sub>、D<sub>02</sub>の接続点と二次巻線N<sub>2</sub>の巻終わり端部(二次側アース)間の電位としての二次側交番電圧V<sub>o</sub>のレベルが示される。また、図6(g)～(n)には、整流ダイオードD<sub>01</sub>を流れて平滑コンデンサC<sub>01</sub>に充電される電流をI<sub>o</sub>として示している。この場合の二次側交番電圧V<sub>o</sub>(図6(f)～(m))は、整流ダイオードD<sub>01</sub>がオンとなる期

40

50

間DONには0レベルで、オフとなる期間DOFFに二次側直流出力電圧E01のレベルでクランプされる矩形波が得られる。

【0099】図7は、第4の実施の形態の電源回路の構成を示す回路図である。この図において図1、図3、図5、図9、図10、図15、図16と同一部分には同一符号を付して説明を省略する。

【0100】この図に示す電源回路は、一次側に自励シングルエンド方式の電圧共振形コンバータが備えられ、さらにこの電圧共振形コンバータに対して、アクティブクランプ回路20Aが備えられる。この点では、先に図3に示した電源回路と同様の構成を探る。また、この電源回路も複合共振形スイッチングコンバータとしての構成を探っているが、二次側には、二次側直列共振コンデンサCsを含んで形成される倍電圧整流回路が備えられる。つまり、複合共振形スイッチングコンバータとして、一次側には電圧共振形コンバータのための並列共振回路を備え、二次側には直列共振回路を備えるもので、この点では、先の図5に示した電源回路と同様となる。

【0101】この図7に示した構成の電源回路の動作波形は図8に示される。図8(a)～(p)に示す各部の波形は、例えば先の図4(a)～(p)と同じとされる部位の波形とされる。つまり、図8(a)～(h)には、交流入力電圧VAC=100V、最大負荷電力Poma=200Wとされる条件での各部(V1, Icp, IB1, V2, IQ2, IB2, Vo, Io)の動作が示され、図8(i)～(p)には、交流入力電圧VAC=100V、最小負荷電力Pomin=20Wとされる条件での図8(a)～(h)と同じ部位の動作が示されている。

【0102】この図8(a)～(e)、及び図8(i)～(n)に示される一次側の各部の動作波形は、図4(a)～(e)、図4(i)～(n)の場合とほぼ同様となる。このことから、図7の電源回路にあっても、アクティブクランプ回路20Aが動作することで、並列共振電圧V1及び補助スイッチング素子Q2の両端電圧V2のピークレベルが抑制される。また、図8(g)～(h)、及び図8(o)～(p)に示される二次側の部位の動作としては、先に図6(g)～(h)、図6(o)～(p)に示した波形と同様となる。これは、二次側が直列共振回路を備えた倍電圧整流回路を備えていることに依る。

【0103】なお、本発明の実施の形態として各図に示した構成に限定されるものではない。例えば、上記実施の形態では、メインとなるスイッチング素子と補助スイッチング素子とについては、MOS-FET、あるいはBJTを採用するものとしているが、ほかにも例えばIGBTやSiT(静電誘導サイリスタ)などの他の素子を採用することも考えられるものであり、また、他励式とするためのスイッチング駆動部の構成も各図に示したものに限定される必要はなく、適宜適切とされる回路構

成に変更されて構わない。また、二次側共振回路を含んで形成される二次側の整流回路としても、実施の形態としての各図に示した構成に限定されるものではなく、他の回路構成が採用されて構わないものである。

#### 【0104】

【発明の効果】以上説明したように本発明のスイッチング電源回路では、一次側に電圧共振形コンバータを備え、二次側には並列共振回路又は直列共振回路を備える複合共振形スイッチングコンバータの構成に対して、その一次側にアクティブクランプ回路を設けることで、一次側並列共振コンデンサの両端に生じる並列共振電圧パルスをクランプして、そのレベルを抑制するようになれる。これによって、電源回路に備えられるスイッチング素子、及び一次側並列共振コンデンサ等の各素子の耐圧については、これまでよりも低耐圧品を選定することができる。

【0105】そして、このようにして低耐圧品が選定されることで、スイッチング素子のスイッチング特性が向上するために、電力変換効率の向上も図られることになる。また、低耐圧品を選定した場合には、これら各部品素子も小型となるため、電源回路としての基板サイズの小型軽量化を促進することも可能となるものである。また、本発明としての構成であれば、例えば負荷短絡においてスイッチング周波数が低下して不安定な動作になったときの電圧、電流が定格内となるものを選定することができるのであるが、これによって、負荷短絡時におけるスイッチング素子の破壊を防止することができ、従って、負荷短絡時に応じた保護回路を設ける必要もなくなる。これによつても、回路の小型軽量化及び低コスト化を促進できるものである。

【0106】また、本発明のアクティブクランプ回路としては、例えば補助スイッチング素子、クランプ用コンデンサ、クランプダイオードを接続して形成される回路を絶縁コンバータトランジストの一次巻線に並列接続するようにして構成することができるため、追加すべき部品点数としても少なくて済み、回路の小型軽量化の妨げにはならないものである。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施の形態としてのスイッチング電源回路の構成を示す回路図である。

【図2】第1の実施の形態のスイッチング電源回路における要部の動作を示す波形図である。

【図3】本発明の第2の実施の形態としてのスイッチング電源回路の構成を示す回路図である。

【図4】第2の実施の形態のスイッチング電源回路における要部の動作を示す波形図である。

【図5】本発明の第3の実施の形態としてのスイッチング電源回路の構成を示す回路図である。

【図6】第3の実施の形態のスイッチング電源回路における要部の動作を示す波形図である。

【図7】本発明の第4の実施の形態としてのスイッチング電源回路の構成を示す回路図である。

【図8】第4の実施の形態のスイッチング電源回路における要部の動作を示す波形図である。

【図9】先行技術としてのスイッチング電源回路の構成例を示す回路図である。

【図10】先行技術としてのスイッチング電源回路の他の構成例を示す回路図である。

【図11】絶縁コンバータトランジストの構成を示す断面図である。

【図12】相互インダクタンスが+M/-Mの場合の各動作を示す等価回路図である。

【図13】図10及び図11に示すスイッチング電源回路の動作を示す波形図である。

【図14】図10及び図11に示すスイッチング電源回路についての、交流入力電圧に対する特性を示す説明図である。

【図15】先行技術としてのスイッチング電源回路の、

さらに他の構成例を示す回路図である。

【図16】先行技術としてのスイッチング電源回路の、さらに他の構成例を示す回路図である。

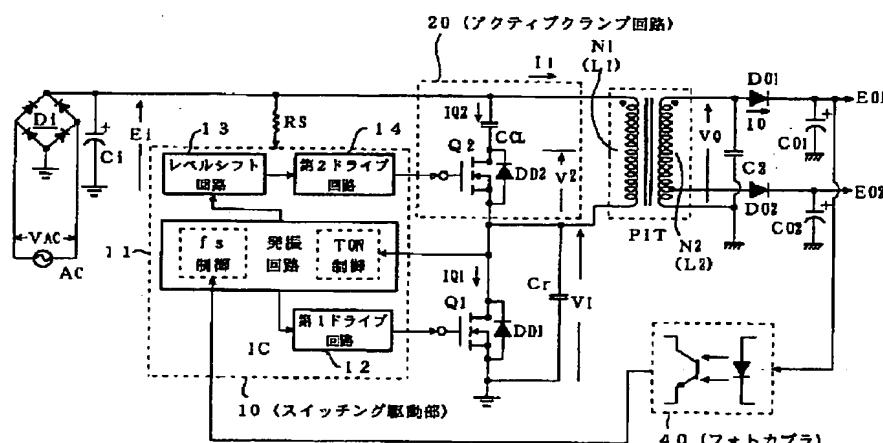
【図17】図15及び図16に示すスイッチング電源回路の動作を示す波形図である。

【図18】図15及び図16に示すスイッチング電源回路についての、交流入力電圧に対する特性を示す説明図である。

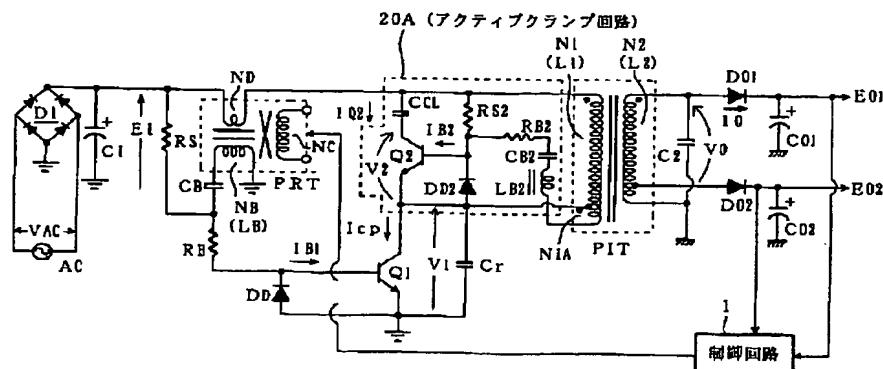
#### 【符号の説明】

- 10 制御回路、100 スイッチング駆動部、11 発振回路、12 第1ドライブ回路、13 レベルシフト回路、14 第2ドライブ回路、20, 20A アクティブクランプ回路、40 フォトカプラ、Q1 メインスイッチング素子、Q3 補助スイッチング素子、PIT 絶縁コンバータトランジスト、Cr 一次側並列共振コンデンサ、C2 二次側並列共振コンデンサ、Cs 二次側直列共振コンデンサ

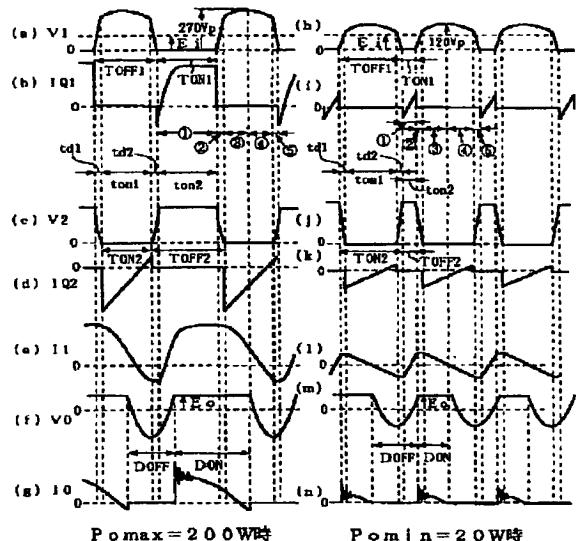
【図1】



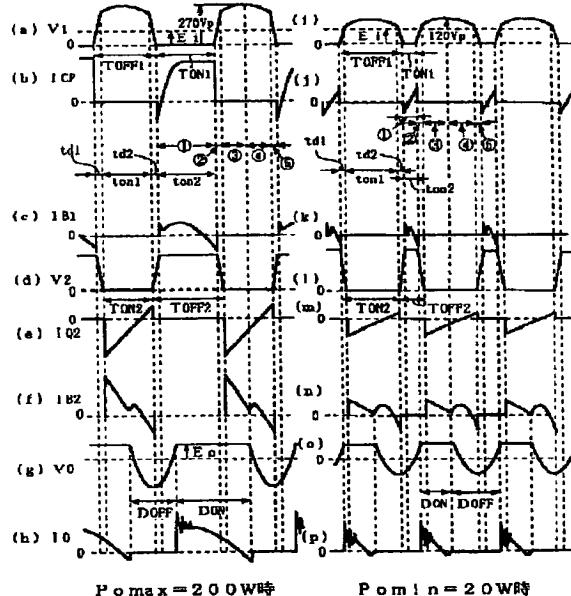
【図3】



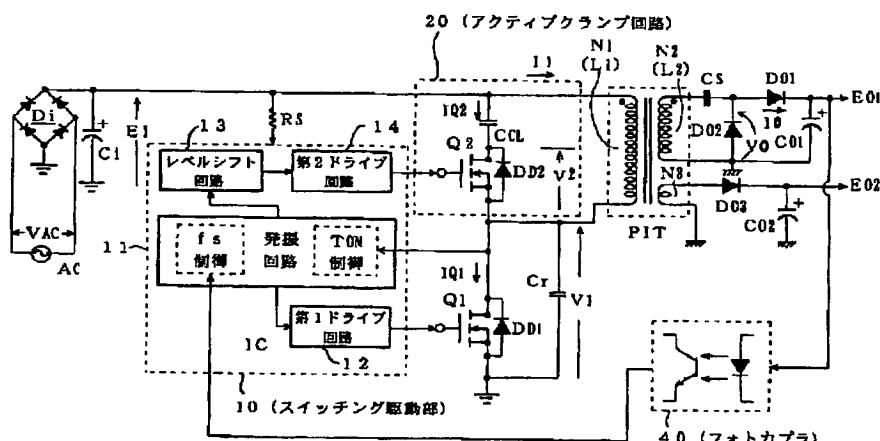
【図2】



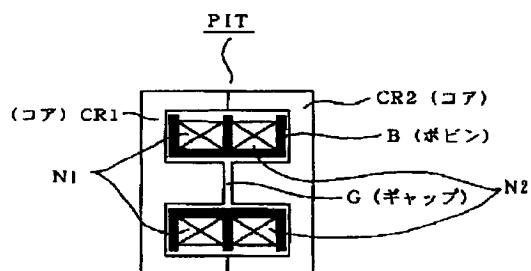
【図4】



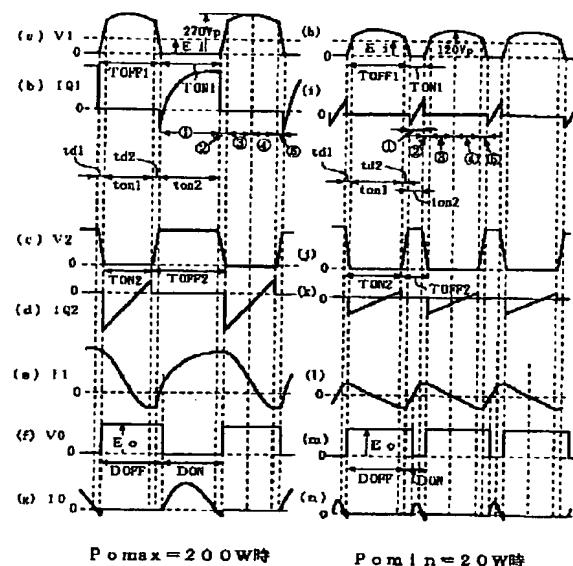
【図5】



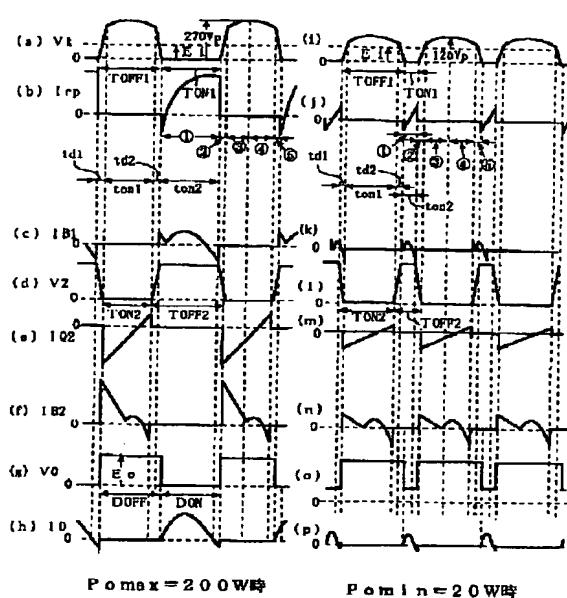
【図11】



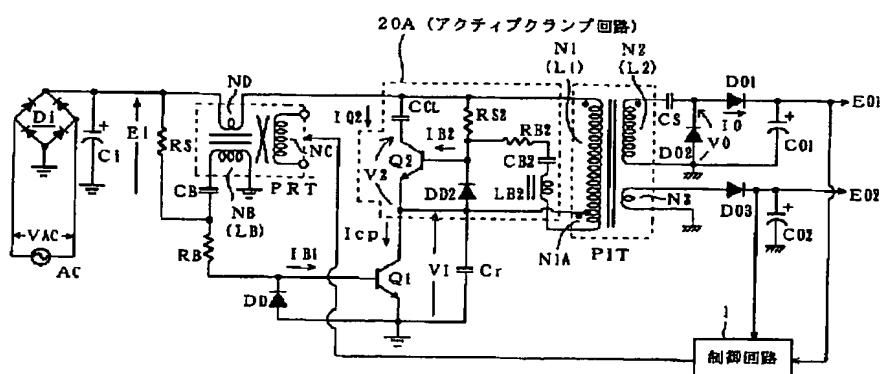
【図6】



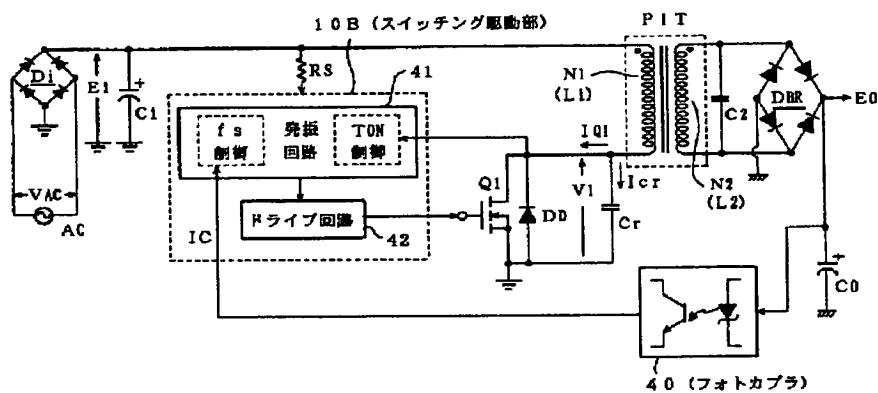
【図8】



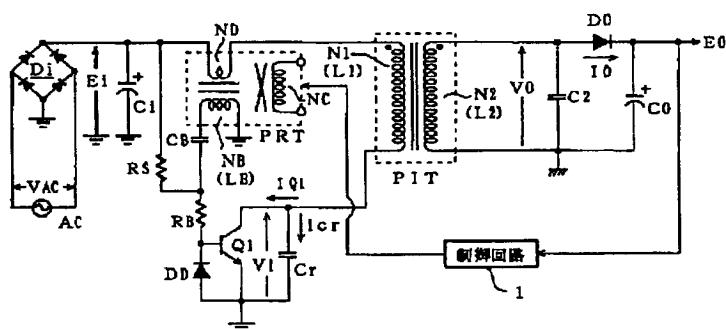
【図7】



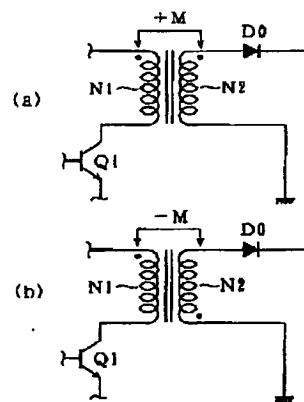
【図9】



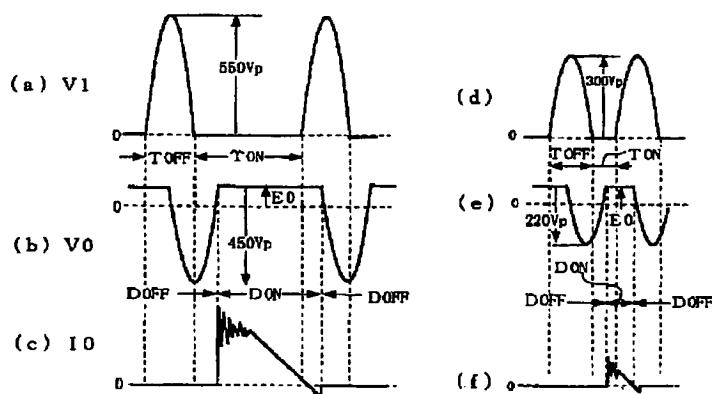
【図10】



【図12】

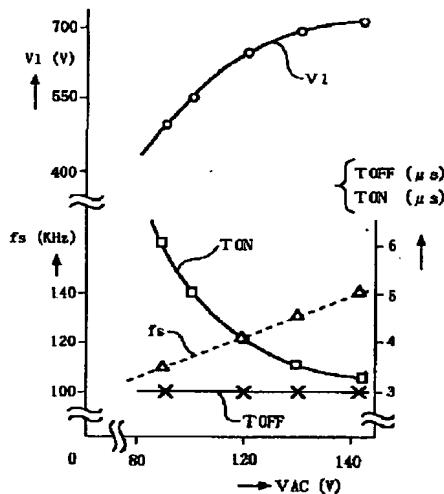


【図13】

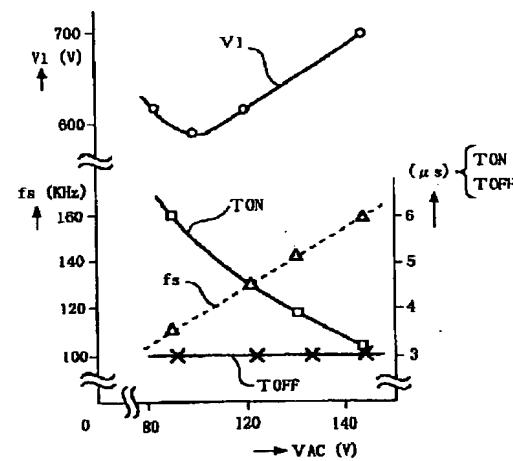


VAC = 100V, P<sub>max</sub> = 200W時      VAC = 100V, P<sub>min</sub> = 0W時

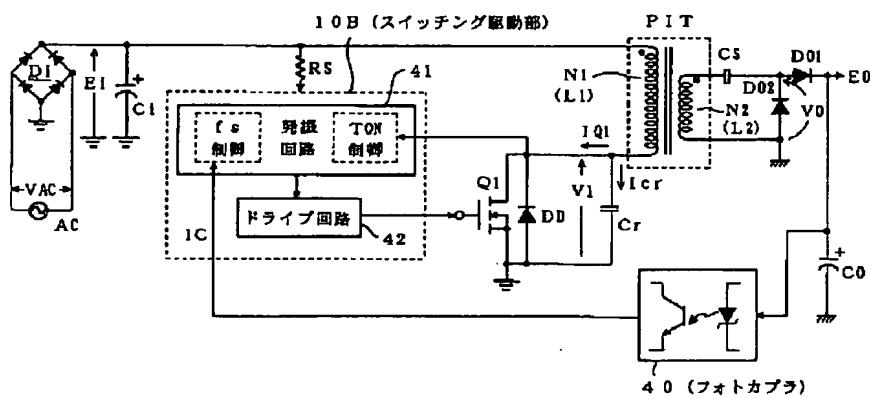
【図14】



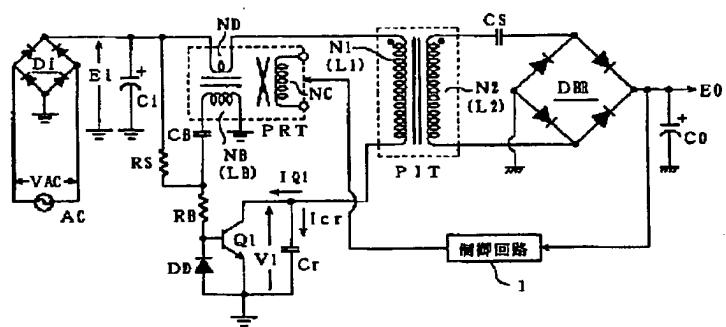
【図18】



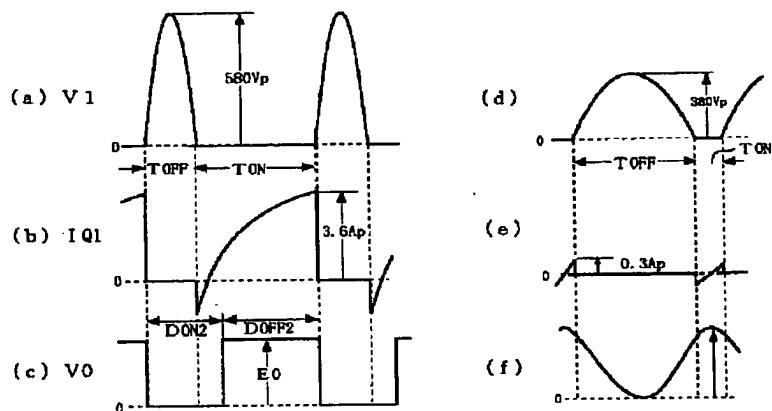
【図15】



【図16】



【図17】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**